

109 學年度大四工工專題摘要

第 4 組	系統級封裝 (SIP) 製程生產排程最佳化－企業產學合作案
指導教授	簡禎富 教授
參與學生	106034029 張芳綺 106034038 林咨萱 106000211 楊雅淇
摘 要	
<p>研究背景與動機：</p> <p>在半導體製程中，表面黏合技術(SMT, Surface Mount Technology)是將各元件安裝至 PCB 板上，利用錫膏等黏著劑來焊接電子零件到電路板上的一種技術。系統級封裝(SIP, System in Package)則是整合各種類型的封裝技術，提升系統功能。系統級封裝在製作過程中必須將不同功能的晶片、主動元件與被動元件封裝成一個積體電路(IC)，封裝後體積比個別數個積體電路還小。本產學合作案合作之企業的產品類型包含 SMT 製程與 SIP 製程，其中 SMT 製程工段屬於流線式生產(flowshop)，SIP 製程為零工式生產(Jobshop)製程。</p> <p>本專題專注於 SIP 製程工段之排程。此製程的訂單多為少量多樣的型態，因製程特性需要頻繁換線，又依產品類型有不同製程限制，且 SIP 製程前兩道工序包含 SMT 技術，會運用到 SMT 製程之產線，造成整體複雜度提高。現行傳統人力排程在面對需求調整與突發狀況時，較缺乏調度彈性，產線上常常會有生產效率不佳狀況，因此公司欲建立自動排程系統以輔助人工排程，改善排程效率不佳的情況。</p> <p>目標與方法：</p> <p>本專題專注於研究 SIP 製程工段的特性，以建立此工段之自動排程系統，加快排程速度，並運用啟發式演算法最佳化排程結果，使其滿足三項目標：最接近目標交貨期、在製品等待時間最小化、總完工時間(makespan)最小化。運用 python 撰寫排程系統改善 SIP 段製程排程效率，方法可分成四步驟，分別為建立製程模型、資料前處理、使用啟發式演算法尋找最佳解、輸出結果。</p>	